

Clusterizzatore di stringhe di bit ad alta velocità

L'informazione proveniente da più di 220.000 canali digitali del calorimetro adronico dell'esperimento **ALEPH** e del sistema delle camere a muoni, organizzati secondo catene di "shift register" lunghe fino a 256 bit, viene letta da 36 moduli di elettronica denominati **ASTROS**, progettati secondo lo standard "Fastbus".

Per questo progetto un circuito integrato (ASIC) è stato sviluppato in tecnologia **CMOS n-well da 1 μ** , per migliorare le prestazioni del sistema di acquisizione dei dati dall'apparato al computer dell'esperimento.

Caratteristiche funzionali del chip:

- clock d'acquisizione - 1 MHz (fissato dalle catene di shift register usate sull'apparato)
- clock di elaborazione - 10 MHz
- tempo di elaborazione: 300 μ s per una catena lunga 256 bit.

Caratteristiche fisiche del chip:

- dimensioni fisiche incluso I/O : 20 mm²
- numero totale di celle standard : 2106
- numero di transistor : 22.000
- package di tipo PLCC da 68 pin
- fonderia che ha realizzato il circuito : ES2-Francia

Il progetto del chip è stato realizzato e disegnato presso il **Servizio Elettronica della Sezione di Bari dell'Istituto Nazionale di Fisica nucleare**.

LAYOUT CHIP ASTROS
5000 gate/ 22000 transistor / 20 mm²

